

Japanese Patent Laid-open No. SHO 62-245834 A

Publication date : October 27, 1987

Applicant : NEC Corporation

Title : BROADCAST COMMUNICATION SYSTEM

5

2. WHAT IS CLAIMED IS:

A broadcast communication system comprising a communication line and a plurality of data transmission/reception devices connected to the communication
10 line, the data transmission/reception devices each provided with

a receiving section for receiving a broadcast frame transmitted from one of the data transmission/reception devices through the communication line;

15 a responding section for sending a response signal to the communication line when the receiving section receives the broadcast frame; and

a timer section for determining a clocking of sending the response signal from the responding section, the timer
20 section determining the clocking of sending the response signal such that the data transmission/reception devices necessarily have different waiting periods from reception of the broadcast frame to transmission of the response signal.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-245834

(43)Date of publication of application : 27.10.1987

(51)Int.Cl.

H04L 11/00

(21)Application number : 61-088073

(71)Applicant : NEC CORP

(22)Date of filing : 18.04.1986

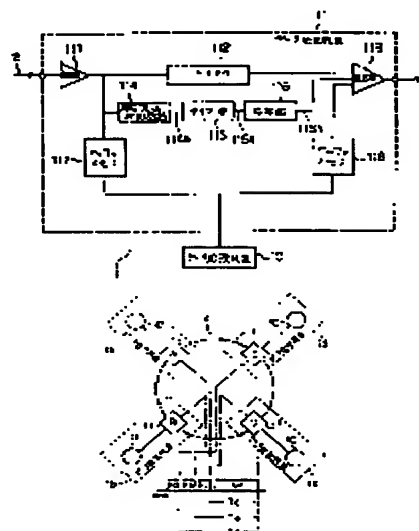
(72)Inventor : NAKAMURA SHIGEKI

(54) MULTI-ADDRESS COMMUNICATION SYSTEM

(57)Abstract:

PURPOSE: To confirm the reception of a multi-address frame without causing collision of reply frames by providing a timer section deciding the transmission timing of a reply signal at different standby times to each data transmission/ reception equipment.

CONSTITUTION: Suppose that the data source and sink 1a outputs a multiple address frame to a communication line 2. A multi-address frame detection circuit 114 outputs a detection signal 114a near at the same time in data source and sinks 1b, 1c, 1d receiving a multi-address frame Ga. Each timer section 115 of the data source and sinks 1b, 1c, 1d is set with standby times Tb, Tc, Td and reply signals Rc, Rb, Rd are outputted in this order from the data source and sinks 1c, 1b, 1d. The data source and sink 1a receives the signals and the reception of the multi-address frame Ga by all the data source and sink is confirmed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-245834

⑮ Int.Cl.⁴
H 04 L 11/00

識別記号
3 2 0

庁内整理番号
7830-5K

⑬ 公開 昭和62年(1987)10月27日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 同報通信システム

⑯ 特 願 昭61-88073

⑰ 出 願 昭61(1986)4月18日

⑱ 発 明 者 中 村 繁 樹 東京都港区芝5丁目33番1号 日本電気株式会社内
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑳ 代 理 人 弁理士 山内 梅雄

明 細 書

1. 発明の名称

同報通信システム

2. 特許請求の範囲

通信線路と、この通信線路に接続された複数のデータ送受装置とを有し、前記データ送受装置には、前記通信線路に対して前記いずれかのデータ送受装置により送出された同報フレームを受信する受信部と、この受信部が前記同報フレームを受信した場合に前記通信線路に向けて応答信号を送出する応答部と、この応答部の応答信号の送出タイミングを決定するタイマー部とが設けられ、前記タイマー部は、前記同報フレームの受信時から前記応答信号を送出するまでの待機時間が、各データ送受装置ごとにそれぞれ異なる値になるよう、応答信号の送出タイミングを決定すること特徴とする同報通信システム。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、通信線路に接続されたデータ送受装

置に対して所定の信号を同時に伝達することのできる同報通信システムに関する。

(従来の技術)

通信線路に複数のデータ送受装置を接続して、各種の情報の送受信を行うシステムにおいて、いずれかのデータ送受装置から送出された情報を、複数のデータ送受装置が同時に受信してこれを処理するものがある。

このようなシステムを、同報通信システムと呼んでいる。

この同報通信システムでは、まず、1つのデータ送受装置が、所定のビット構成の同報フレームを通信線路に送出する。この同報フレーム中には、これを送出したデータ送受装置を特定する符号や情報等が含まれている。

通信線路に送出されたこの同報フレームは、通信線路に接続された複数のデータ送受装置に、その信号伝播時間を見れば、ほぼ同時に受信される。

各データ送受装置が、この同報フレームを受信

した場合、これを送出したデータ送受装置が、その確認を行うことが好ましい。

これには、各データ送受装置が、同報フレームを受信した場合に、それぞれ特定の応答フレームを通信線路に対して出力するような方式をとることが考えられる。

ところが、各データ送受装置がほぼ同時に同報フレームを受信して、同一のタイミングで応答フレームを出力すると、これらが通信線路上で衝突してしまう。

このような応答フレームの衝突は、混信や、フレームの消失、デッドロック等を発生してしまうおそれがある。なお、フレームの消失は、互いに逆極性の内容のフレームが重畳された場合等に生じる現象で、デッドロックは、フレームの衝突によって、処理が先に進まなくなってしまうような現象をいう。

〔発明が解決しようとする問題点〕

このような事情から、従来、同報通信システムにおいては、一般に、応答フレームの送出を行わ

ない、すなわち、同報フレームの受信の確認を行わない方式が採用されていた。

ところが、これでは、必要なすべてのデータ送受装置に同報フレームが受信されたという確証が得られず、システムの信頼性をより向上させることが難しいという問題があった。

本発明は以上の点に着目してなされたもので、応答フレームの衝突を生じることなく、各データ送受装置ごとに同報フレームの受信の確認を行うことができる同報通信システムを提供することを目的とするものである。

〔問題点を解決するための手段〕

本発明の同報通信システムは、通信線路と、この通信線路に接続された複数のデータ送受装置とを有し、上記データ送受装置には、上記通信線路に対して上記いずれかのデータ送受装置により送出された同報フレームを受信する受信部と、この受信部が上記同報フレームを受信した場合に上記通信線路に向けて応答信号を送出する応答部と、この応答部の応答信号の送出タイミングを決定す

るタイマー部とが設けられ、上記タイマー部は、上記同報フレームの受信時から上記応答信号を送出するまでの待機時間が、各データ送受装置ごとにそれぞれ異なる値になるよう、応答信号の送出タイミングを決定することを特徴とするものである。

〔作用〕

このように、本発明の同報通信システムにおいては、各データ送受装置に、互いに異なる待機時間で応答信号の送出タイミングを決定するタイマー部を設けている。

こうすることによって、すべてのデータ送受装置の応答信号が、順に衝突することなく通信線路に送出され、必要なすべてのデータ送受装置について、同報フレームの受信を確認することができる。

〔実施例〕

第1図は、本発明の同報通信システムに使用されるデータ送受装置1の実施例を示すブロック図で、通信線路2にこのようなデータ送受装置1が

複数接続されているものとする。

ここで、このデータ送受装置1は、通信線路2上の信号を受け入れ、あるいは通信線路2に対して信号を送出するデータ送受装置11と、送受信されるデータの処理を行うデータ処理装置10とから構成されている。

データ処理装置10は、例えばファクシミリ装置や、通信機能を有するパーソナル型のコンピュータ等から成る。

そして、データ伝送装置11は、通信線路2から信号を受け入れる受信部111と、その信号を一定時間バッファする先入れ先出しメモリ112(FIFO)と、その信号を再び通信線路2に送出する送信部113とを備えている。この部分については、既知の装置と変わるところはない。

また、上記受信部111の受信した信号に同報フレームが含まれている場合、これを検出する同報フレーム検出回路114と、この同報フレーム検出回路114の出力する検出信号114aの入力時から、一定の待機時間を計時して応答指令1

115aを出力するタイマー回路115と、この応答指令115aによって所定の応答フレーム116aを送信部113に向けて出力する応答部116とが設けられている。

さらに、受信部111の受信した信号は、バッファメモリ117に格納されてデータ処理装置10によって読み取られて処理され、かつ、このデータ処理装置10から出力された所定の信号がバッファメモリ118に格納されて、所定のタイミングで送信部113を通じて通信線路に送出される構成となっている。

上記送信部113は、先入れ先出しメモリ112と応答部116とバッファメモリ118とから入力する信号のタイミングをとって適当に合成し、通信線路2に向けて出力する既知のアンプ等を組み合わせた回路から成る。

同報フレーム検出回路114は比較回路等から構成され、入力信号が同報フレームの場合に、検出信号114aを出力する回路である。

タイマー部115は、あらかじめ、このデータ

送受装置1に固有に選定された待機時間に相当するカウント値がセットされたカウンタ回路等から構成される。このタイマー部115は、同報フレーム検出回路114の出力する検出信号114aによってカウンタをゼロクリアし、装置の制御に使用されるクロックパルスをカウントしてカウンタアップし、設定されたカウント値に達したときキャリアを出力する回路である。このキャリアが応答指令115aとして使用される。

応答部116は、自己を特定する符号等から成る応答フレームを出力する回路を有し、この回路は、タイマー部115から出力される応答指令115aによって起動されるものとする。

以上の構成の本発明の同報通信システムは、次のように動作する。この動作を第2図を併用して説明する。

第2図は、本発明の同報通信システムの一例を示すもので、通信線路2に4台のデータ送受装置1が接続された構成となっている。各データ送受装置1はそれぞれ第1図のようなブロック構成の

ものとする。

ここで、データ送受装置1aが、同報フレームを通信線路2に向けて出力したとする。この同報フレームは、通信線路2上を矢印方向に伝播して、各データ送受装置1d、1c、1bにはほぼ同時に受信される。このとき、各データ送受装置1b、1c、1dにおいては、それぞれ受信された同報フレームが、第1図に示した先入れ先出しメモリ112を介して隣接するデータ送受装置へ転送されるよう動作する。

なお、第2図下方に、横方向に時間軸をとって、この通信線路2に伝播する信号のタイミングを図示した。ここでは、データ送受装置1aが同報フレームGaを、一点鎖線の矢印で示したタイミングで出力したものとする。

この同報フレームGaを受信した各データ送受装置1b、1c、1dにおいては、第1図に示した同報フレーム検出回路114から、それぞれ検出信号114aが、ほぼ同時に出力される。各データ送受装置1b、1c、1dのタイマー部

115には、それぞれ待機時間 T_b 、 T_c 、 T_d が設定されている。この大小関係は次のとおりである。

$$T_c < T_b < T_d$$

これに従って、各データ送受装置1c、1b、1dから応答信号 R_c 、 R_b 、 R_d がこの順番に出力される。そのタイミングも、第2図中に図示した。

このように、同報フレームGaが出力されると、その時から時間 T_c 後にデータ送受装置1cが応答フレーム R_c を出力し、時間 T_b 後にデータ送受装置1bが応答フレーム R_b を出力し、時間 T_d 後にデータ送受装置1dが応答フレーム R_d を出力する。この応答フレーム R_c 、 R_b 、 R_d の出力タイミングが互いに適当にずれているので、データ送受装置1aがこれを受信して、すべてのデータ送受装置が同報フレームGaを受信したことを確認することができる。なお、各データ送受装置のタイマー部115に設定する待機時間は、図のように、各応答フレームが相互に少しずつ間

隔を開けて並ぶように選定されることが好ましい。
データ送受装置の接続順と待機時間の長さの順とは、任意に選定してよいことはいうまでもない。

〔変形例〕

本発明の同報通信システムは以上の実施例に限定されない。

データ送受装置の構成は、必ずしも実施例のようなものである必要はない。例えば、応答部は同報フレームの受信と同時に応答フレームを出力し、タイマー部はこれを所定時間遅延してから通信線路に送出するような構成のものでもよい。また、受信部、タイマー部、応答部はそれぞれ別々でなく一体になった回路から構成されるものでもよい。

また、通信線路は、ループ状に接続されたものを示したが、樹枝状のものであってもさしつかえない。

〔発明の効果〕

以上説明した本発明の同報通信システムによれば、各データ送受装置から応答フレームがそれぞれ異なるタイミングで通信線路に送出されるので、

これらが衝突することがなく、同報フレームの受信の確認を行うことができる。

4. 図面の簡単な説明

第1図は本発明の同報通信システムに使用されるデータ送受装置の実施例を示すブロック図、第2図はそのシステム構成例と、動作の説明図である。

1、1a、1b、1c、1d

……データ送受装置、

2……通信線路、111……受信部、

115……タイマー部、116……応答部。

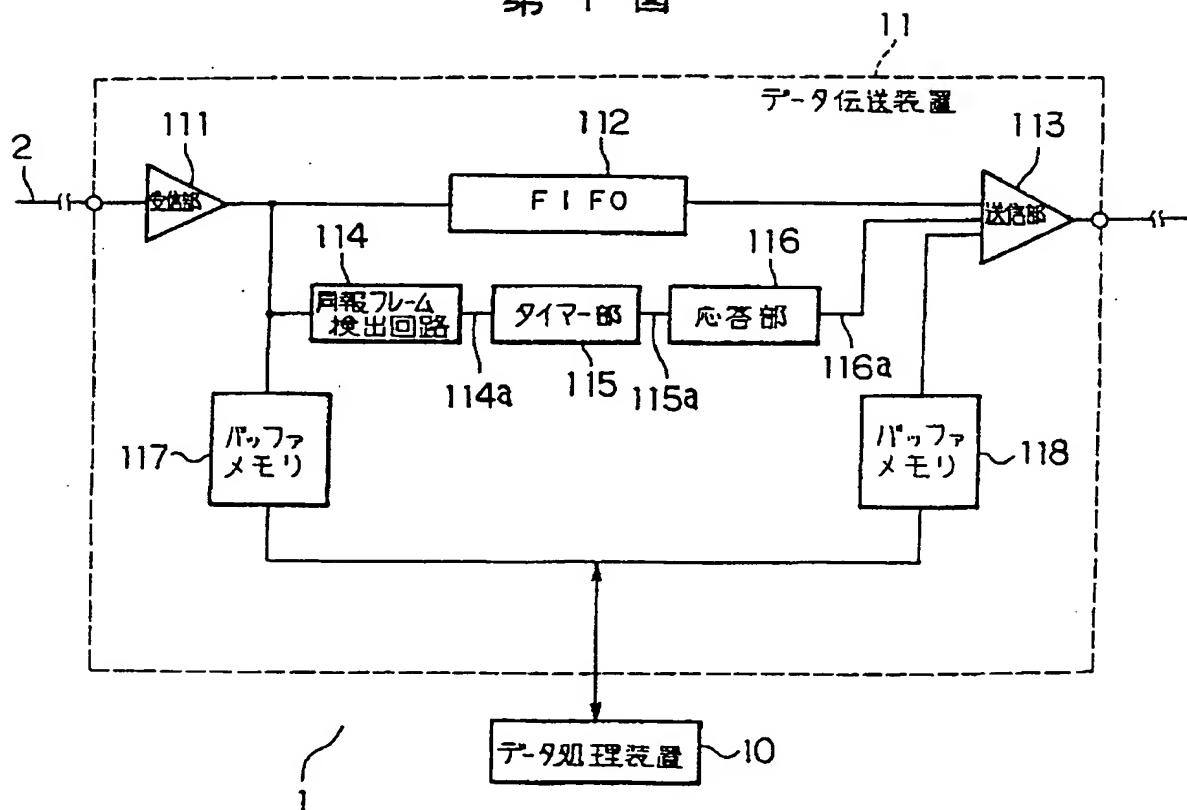
出 願 人

日本電気株式会社

代 理 人

弁理士 山内 梅雄

第 1 図



第 2 図

